

10/550643

JC14 Rec'd PCT/PTO 23 SEP 2005  
Express Mail Label EV64373680505

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: KUNIHICO IWAMOTO ET AL. )  
 )  
For: SEMICONDUCTOR DEVICE, METHOD OF )  
MANUFACTURING THE SAME, AND METHOD )  
OF MANUFACTURING METAL COMPOUND )  
THIN FILM )

CLAIM FOR PRIORITY

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

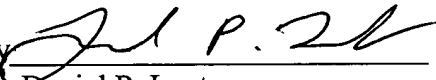
Dear Sir:

Applicant hereby claims the benefit of the filing date of March 25, 2003 to Japanese Application No. 2003-083687 under provisions of 35 U.S.C. 119 and the International Convention for the protection of Industrial Property.

If any fees are due with regard to this claim for priority, please charge them to Deposit Account No. 06-1130 maintained by Applicant's attorneys.

Respectfully submitted,

CANTOR COLBURN LLP

By   
Daniel P. Lent  
Registration No. 44,867  
55 Griffin Road South  
Bloomfield, Connecticut 06002  
Telephone: (860) 286-2929  
Customer No. 23413

Date: September 23, 2005

24. 3. 2004

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

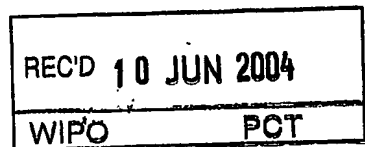
This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日      2 0 0 3 年   3 月 2 5 日  
Date of Application:

出 願 番 号      特 願 2 0 0 3 - 0 8 3 6 8 7  
Application Number:  
[ST. 10/C] :      [ J P 2 0 0 3 - 0 8 3 6 8 7 ]

出 願 人  
Applicant(s):

ローム株式会社  
株式会社ルネサステクノロジ  
株式会社堀場製作所  
独立行政法人産業技術総合研究所

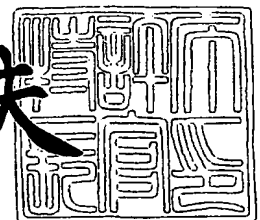


PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2 0 0 4 年   5 月 2 8 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 02-00483

【提出日】 平成15年 3月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/78

【発明者】

    【住所又は居所】 京都府京都市右京区西院溝崎町 2 1 番地    ローム株式会  
社内

    【氏名】 岩本 邦彦

【発明者】

    【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号    株式会社日立  
製作所    半導体グループ内

    【氏名】 生田目 俊秀

【発明者】

    【住所又は居所】 京都府京都市南区吉祥院宮の東町 2 番地    株式会社堀場  
製作所内

    【氏名】 富永 浩二

【発明者】

    【住所又は居所】 茨城県つくば市東 1 - 1 - 1    独立行政法人産業技術総  
合研究所    つくばセンター内

    【氏名】 安田 哲二

【特許出願人】

    【持分】 040/100

    【識別番号】 000116024

    【氏名又は名称】 ローム株式会社

【特許出願人】

    【持分】 020/100

    【識別番号】 000005108

    【氏名又は名称】 株式会社日立製作所

## 【特許出願人】

【持分】 020/100  
【識別番号】 000155023  
【氏名又は名称】 株式会社堀場製作所

## 【特許出願人】

【持分】 020/100  
【識別番号】 301021533  
【氏名又は名称】 独立行政法人産業技術総合研究所

## 【代理人】

【識別番号】 100105924  
【弁理士】  
【氏名又は名称】 森下 賢樹  
【電話番号】 03-3461-3687

## 【選任した代理人】

【識別番号】 100110928  
【弁理士】  
【氏名又は名称】 速水 進治  
【電話番号】 03-3461-3687

## 【手数料の表示】

【予納台帳番号】 091329  
【納付金額】 16,800円

## 【その他】

国等以外のすべての者の持分の割合 80/100  
国等の委託研究の成果に係る特許出願（平成14年度新エネルギー・産業技術総合開発機構「次世代半導体材料・プロセス基盤技術開発」委託研究、産業活力再生特別措置法第30条の適用を受けるもの）

## 【提出物件の目録】

【物件名】 明細書 1  
【物件名】 図面 1

【物件名】 要約書 1  
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法、ならびに金属化合物薄膜の製造方法

【特許請求の範囲】

【請求項 1】 半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、層中に窒素原子が熱拡散してなる複数の含窒素金属化合物層を含む積層膜であることを特徴とする半導体装置。

【請求項 2】 請求項 1 に記載の半導体装置において、前記複数の含窒素金属化合物層は、いずれも、Hf、Zr、La、Al、Si および Y の群から選択される元素を含むことを特徴とする半導体装置。

【請求項 3】 半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、下記一般式

$$M_p M'_{1-p} O_q N_{1-q}$$

( $1 \geq p \geq 0$ 、 $1 > q \geq 0$  であり、M および M' は、いずれも、Hf、Zr、La、Al、Si および Y の群から選択される元素を示す。)

により表される、窒素組成 ( $1 - q$ ) の異なる複数の含窒素金属化合物層を含む積層膜であることを特徴とする半導体装置。

【請求項 4】 半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、化学式  $M^1 O_x N_{1-x}$  で表される金属化合物を含む第一の金属化合物層と、該第一の金属化合物層の上部に形成され、化学式  $M^2 O_y N_{1-y}$  で表される金属化合物を含む第二の金属化合物層と、

該第二の金属化合物層の上部に形成され、化学式  $M^3 O_z N_{1-z}$  で表される金属化合物を含む第三の金属化合物層と、を含む積層膜 (但し  $1 \geq y > x \geq 0$ 、 $1 \geq y > z \geq 0$  であり、 $M^1$ 、 $M^2$  および  $M^3$  は、いずれも独立に、Hf、Zr、La、Al、Si および Y の群から選択される元素を示す。) であることを特徴とする半導体装置。

【請求項5】 請求項4に記載の半導体装置において、

$1 > y > x > 0$ 、 $1 > y > z > 0$ であって、前記第一、第二および第三の金属化合物層は、いずれも金属酸窒化物層または金属窒化物層であることを特徴とする半導体装置。

【請求項6】 請求項4または5に記載の半導体装置において、

前記第一の金属化合物層中の窒素濃度の最大値を $C_1$ 、前記第三の金属化合物層中の窒素濃度の最大値を $C_3$ としたときに、 $C_1$ および $C_3$ が、いずれも $3 \times 10^{20} \text{ atom/cm}^3$ 以上であることを特徴とする半導体装置。

【請求項7】 半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、

$M_r M'_{1-r} O_u N_{1-u}$ 、および、

$M_s M'_{1-s} O_v N_{1-v}$

(但し、 $1 > r > 0$ 、 $1 > s > 0$ 、 $1 \geq u \geq 0$ および $1 \geq v \geq 0$ であり、 $u$ と $v$ は異なる値である。 $M$ および $M'$ はそれぞれ異なる元素であって、いずれも、Hf、Zr、La、Al、SiおよびYの群から選択される元素を示す。)

が積層した積層膜を含むことを特徴とする半導体装置。

【請求項8】 請求項1乃至7いずれかに記載の半導体装置において、

前記積層膜が原子堆積法により形成された膜であることを特徴とする半導体装置。

【請求項9】 基材上に、原子層堆積法により第一の金属化合物層を形成する工程と、

前記第一の金属化合物層に対して、窒素化合物ガスを含む雰囲気中でアニール処理を行い、第一の金属化合物層中に窒素を拡散させる工程と、

原子層堆積法により前記第一の金属化合物層上に第二の金属化合物層を形成する工程と、

を含むことを特徴とする金属化合物薄膜の製造方法。

【請求項10】 請求項9に記載の金属化合物薄膜の製造方法において、

第一の金属化合物層および第二の金属化合物層は、いずれも、Hf、Zr、La、Al、SiおよびYの群から選択される元素を含むことを特徴とする金属化

合物薄膜の製造方法。

【請求項 11】 半導体基板上に、金属化合物薄膜からなるゲート絶縁膜と導電膜とをこの順で形成する工程と、前記ゲート絶縁膜および前記導電膜を選択的に除去してゲート電極を形成する工程とを含む半導体装置の製造方法であって、

前記金属化合物薄膜からなるゲート絶縁膜を、請求項 9 または 10 に記載の金属化合物薄膜の製造方法により形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、金属窒化物または金属酸窒化物を含むゲート絶縁膜を備える半導体装置およびその製造方法、ならびに、原子層堆積法を用いた含窒素金属化合物層を含む金属化合物薄膜の製造方法に関する。

【0002】

【従来の技術】

従来、MOSFETのゲート絶縁膜として、リーク電流特性が良好で界面準位密度の低いシリコン酸化膜が使用されてきた。ところが、シリコン酸化膜をゲート絶縁膜とするトランジスタでは、素子サイズの微細化にともないゲート絶縁膜の厚みが薄くなるとトンネル電流によるゲートリーク電流が増大する。ゲートリーク電流が増大すると、ゲートオフ時において実質的なリーク電流が生じ、半導体装置の回路が正常に動作しない、あるいは消費電力が増加する等の問題が生じてしまう。こうした問題を解消するため、近年、ゲート絶縁膜の材料として高い誘電率を有する金属酸化物などの高誘電体膜を使用することが検討されている。

【0003】

しかしながら、高誘電体である金属酸化物は多結晶粒子の集合体からなり、粒界を経由して不純物や金属の移動が起こりやすい。このため、ゲート電極にドーピングした不純物や金属原子が高誘電体ゲート絶縁膜を突き抜けてチャネル領域に到達し、素子の信頼性を損なうことがあった。



## 【0004】

また、従来の高誘電体ゲート絶縁膜では、その成膜プロセス上の問題により、良好な膜質を安定的に得ることが困難であった。現在、トランジスタの高誘電体ゲート絶縁膜の成膜方法としては、ALD (Atomic Layer Deposition) 法が有力視されている。ところが、ALD法に利用される原料自体が不純物として高誘電体ゲート絶縁膜中に残留し、また、膜の欠陥を誘起することがあった。また、高誘電体ゲート絶縁膜を構成する膜の化学量論比が設計値からずれ、所望の膜特性が得られない場合があった。こうした現象について図1を参照して説明する。図1は、ALD法により高誘電体ゲート絶縁膜を形成したときの層構造の模式図である。図1(a)および図1(b)は、それぞれ、熱アニールによる膜質改善処理の前後の状態に対応する。熱アニール前は、図1(a)に示すように、高誘電体ゲート絶縁膜中に不純物がくまなく分布している。アニール後、膜全体から不純物が除去されるとともに、膜を緻密化することができる。しかしながら、高誘電体ゲート絶縁膜の下部、特に基板近傍の領域においては不純物が十分に除去されず残存しがちとなる。また、金属酸化物は一般に結晶化しやすく、アニール後の図1(b)の状態では、膜の一部で結晶化が起こる。こうした不純物の残存や膜の結晶化は、高誘電体ゲート絶縁膜を含む素子の特性の劣化をもたらす原因となり得る。たとえば漏れ電流の増大、閾値特性のばらつき等を生む原因となる。

## 【0005】

特許文献1には、MIS型トランジスタの高誘電体ゲート酸化膜に窒素を導入する構成が記載されている。具体的には、高誘電体ゲート酸化膜形成後、この膜をアンモニア雰囲気下で加熱し膜上部に拡散バリア層を形成する方法が記載されている。また、高誘電体ゲート酸化膜上部にシリコン窒化膜を形成した後、熱処理することにより高誘電体ゲート酸化膜とシリコン窒化膜の界面に窒素を偏析させる方法が記載されている(段落0043、0046)。こうした方法を採用することにより、ゲート電極からの不純物や金属原子の拡散を防ぐことができるとされている。

## 【0006】

しかしながら、同文献記載の方法は窒素を膜上部に偏在させるものであり、高誘電体ゲート絶縁膜全体にわたって所望の分布で窒素を導入する方法について有効な知見を与えるものではなく、不純物や金属の突き抜けを抑制する効果にも一定の限界があった。また、図1を参照して説明した、高誘電体ゲート絶縁膜の結晶化や不純物の残存によるトランジスタの性能劣化についての問題については何ら解決策を示すものではなかった。

#### 【0007】

##### 【特許文献1】

特開 2002-299607号公報

#### 【0008】

##### 【発明が解決しようとする課題】

本発明は上記事情に鑑みなされたものであって、その目的とするところは、高い誘電率を有し、不純物や金属の拡散の起こりにくい信頼性の高いゲート絶縁膜を備えた半導体装置を提供することにある。

また本発明の別の目的は、こうした半導体装置に好適に用いることのできる窒素含有金属化合物薄膜を安定的に製造する方法を提供することにある。

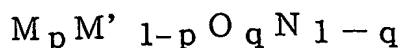
#### 【0009】

##### 【課題を解決するための手段】

本発明に係る第一の半導体装置は、半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、層中に窒素原子が熱拡散してなる複数の含窒素金属化合物層を含む積層膜であることを特徴とする。

#### 【0010】

本発明に係る第二の半導体装置は、半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、下記一般式



( $1 \geq p \geq 0$ 、 $1 > q \geq 0$ であり、MおよびM' は、いずれも、Hf、Zr、La、Al、SiおよびYの群から選択される元素を示す。)

により表される、窒素組成  $(1 - q)$  の異なる複数の含窒素金属化合物層を含む積層膜であることを特徴とする。

#### 【0011】

本発明に係る第三の半導体装置は、半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、化学式  $M^1 O_x N_{1-x}$  で表される金属化合物を含む第一の金属化合物層と、該第一の金属化合物層の上部に形成され、化学式  $M^2 O_y N_{1-y}$  で表される金属化合物を含む第二の金属化合物層と、該第二の金属化合物層の上部に形成され、化学式  $M^3 O_z N_{1-z}$  で表される金属化合物を含む第三の金属化合物層と、を含む積層膜（但し  $1 \geq y > x \geq 0$ 、 $1 \geq y > z \geq 0$  であり、 $M^1$ 、 $M^2$  および  $M^3$  は、いずれも独立に、Hf、Zr、La、Al、Si および Y の群から選択される元素を示す。）であることを特徴とする。

#### 【0012】

本発明に係る第四の半導体装置は、半導体基板と、該半導体基板上に形成されたゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、を備え、前記ゲート絶縁膜は、

$M_r M'^{1-r} O_u N_{1-u}$ 、および、

$M_s M'^{1-s} O_v N_{1-v}$

（但し、 $1 > r > 0$ 、 $1 > s > 0$ 、 $1 \geq u \geq 0$  および  $1 \geq v \geq 0$  であり、 $u$  と  $v$  は異なる値である。 $M$  および  $M'$  はそれぞれ異なる元素であって、いずれも、Hf、Zr、La、Al、Si および Y の群から選択される元素を示す。）

が積層した積層膜を含むことを特徴とする半導体装置が提供される。

#### 【0013】

本発明に係る金属化合物薄膜の製造方法は、基材上に、原子層堆積法により第一の金属化合物層を形成する工程と、前記第一の金属化合物層に対して、窒素化合物ガスを含む雰囲気中でアニール処理を行い、第一の金属化合物層中に窒素を拡散させる工程と、原子層堆積法により前記第一の金属化合物層上に第二の金属化合物層を形成する工程と、を含むことを特徴とする。

## 【0014】

本発明に係る半導体装置の製造方法は、半導体基板上に、金属化合物薄膜からなるゲート絶縁膜と導電膜とをこの順で形成する工程と、前記ゲート絶縁膜および前記導電膜を選択的に除去してゲート電極を形成する工程とを含む半導体装置の製造方法であって、前記金属化合物薄膜からなるゲート絶縁膜を、上記金属化合物薄膜の製造方法により形成することを特徴とする。

## 【0015】

本発明に係る第一の半導体装置において、ゲート絶縁膜は、層中に窒素原子が熱拡散してなる複数の含窒素金属化合物層を含む。金属酸化物層は、一般に、絶縁性が高い反面、結晶化しやすく漏れ電流が流れやすいという性質がある。これに対して窒素を導入すると、結晶温度が高くなって膜質が改善し、漏れ電流が流れにくくなる。層中に窒素を導入する技術として、成膜ガスにアンモニアのような窒素含有ガスを用い金属窒化物層を形成する技術がすでに知られている。しかし、この方法は、金属酸化物の層を改質するものではなく、金属酸化物の層中に金属窒化物の層が介在した構造を実現するにすぎない。こうした層構造を半導体装置等の電子素子に応用した場合、金属酸化層の部分で漏れ電流が発生する場合がある。これに対し本発明の方法では、金属酸化物の層中に窒素が侵入し拡散することで、結晶化しやすい金属酸化物の層が結晶化しにくい性状に改質される。この結果、トランジスタ等の電子素子に応用した場合に漏れ電流の少ない薄膜構造を実現することができる。

## 【0016】

本発明に係る第二、第三および第四の半導体装置は、窒素低濃度層および窒素高濃度層を含むゲート絶縁膜を有している。窒素低濃度層は、比較的誘電率が高く、物理膜厚をかせぐことに寄与する一方、酸化層に近い組成を有することから、層中を不純物や金属元素が拡散しやすいという問題がある。そこで本発明では、たとえば、窒素低濃度層の上下に窒素高濃度層が設けた構成を採用する。これらの層は、窒素が高濃度に導入されているため、結晶温度が高く非晶質に近い形態を有する。このため、不純物や金属の拡散防止層として機能する。この結果、本発明によれば、高い誘電率を有しつつ不純物や金属元素の拡散、突き抜けを抑

制するゲート絶縁膜を実現し、漏れ電流の少ない信頼性の高い半導体装置を実現することができる。

#### 【0017】

上記第三の半導体装置において、前記第一の金属化合物層中の窒素濃度の最大値を  $C_1$ 、前記第二の金属化合物層中の窒素濃度の最小値を  $C_2$ 、前記第三の金属化合物層中の窒素濃度の最大値を  $C_3$  としたときに、

$C_1/C_2 \geq 2$ 、または  $C_3/C_2 \geq 2$ 、

好ましくは、 $C_1/C_2 \geq 10$ 、または  $C_3/C_2 \geq 10$ 、

を満たす構成とすることができる。また、前記第一の金属化合物層中の窒素濃度の最大値を  $C_1$ 、前記第三の金属化合物層中の窒素濃度の最大値を  $C_3$  としたときに、 $C_1$  および  $C_3$  が、いずれも  $3 \times 10^{20} \text{ atom/cm}^3$  以上であることが好ましい。こうすることによって、高い誘電率を有し、不純物や金属の拡散の起こりにくい信頼性の高いゲート絶縁膜を備えた半導体装置を実現できる。

#### 【0018】

上述した本発明の半導体装置において、ゲート絶縁膜の最下層に金属拡散防止膜を設けることもできる。こうすることにより、金属化合物薄膜から半導体基板への金属や不純物の拡散をより一層確実に抑制することができる。

#### 【0019】

本発明の半導体装置において、ゲート絶縁膜中の窒素含有層は、金属酸化物層または金属酸窒化物層中に窒素が拡散してなる層とすることができる。すなわち、窒素化合物ガスを含む雰囲気中でアニール処理を行い、これより金属化合物層中に窒素を拡散させる構成とすることができる。前述したように、金属酸化物の層中に窒素が侵入し拡散することで、結晶化しやすい金属酸化物の層が結晶化しにくい性状に改質され、この結果、トランジスタ等の電子素子に応用した場合に漏れ電流の少ない薄膜構造を実現することができる。

#### 【0020】

本発明の半導体装置において、ゲート絶縁膜を構成する各金属化合物層の厚みは、特に制限がないが、たとえば  $0.2 \text{ nm}$  以上  $5 \text{ nm}$  以下とすることができる。

。こうすることによって、素子の微細化を図ることができる。こうした層厚とした場合、金属化合物薄膜中の窒素濃度プロファイルの制御を高度に行うことが重要となるが、そのような高度なプロファイル制御を実現するには、反応室内で成膜と不純物ガス導入およびアニールを行うことのできる装置を利用することが必要となる。また、層形成後に急速に基材を加熱するとともに、アニール後、速やかに基材を冷却できる構造の装置が必要となる。ところが従来の成膜装置では、その構造上、こうしたプロセスを行うことはきわめて困難であった。そこで本発明者らは、後述するようにアニールと成膜の両方を行うことのできる新規な装置を開発し、これを用いることによって窒素濃度プロファイルの制御を高度に行うことを可能とし、本発明に到達したものである。

#### 【0021】

##### 【発明の実施の形態】

##### 第一の実施形態

本実施形態に係るMIS型トランジスタは、膜中に窒素濃度分布を有するゲート絶縁膜を備える。金属酸化膜に窒素を導入した場合、結晶温度が高くなって膜質が改善するとともに熱的および化学的安定性が向上する一方、電子に対するバリア障壁が低くなり、また、電子がトラップされやすくなる。したがって、ゲート絶縁膜中に窒素導入領域を設けるにあたっては、その位置を最適に制御し、トランジスタ性能が最も良好となるように設計することが重要となる。本実施形態では、こうした構造のトランジスタを開示する。

#### 【0022】

本実施形態に係るトランジスタの概略構造を図2に示す。図2(a)に示すトランジスタは、シリコン基板102表面の素子分離膜104によって分離された素子領域に形成されている。シリコン基板102表面に高誘電体ゲート絶縁膜106を介してゲート電極108が形成され、その側壁にサイドウォール110が形成されている。ゲート電極108の両脇に位置するシリコン基板102表面近傍に不純物拡散層112が形成されている。

#### 【0023】

高誘電体ゲート絶縁膜106は、シリコン基板102側から順に以下の(i)～(

iii)が積層した層構造を有する。

【0024】

(i)化学式 $M^1 N_{1-x} O_x$ で表される金属化合物を含む第一の金属化合物層

(ii)化学式 $M^2 N_{1-y} O_y$ で表される金属化合物を含む第二の金属化合物層

(iii)化学式 $M^3 N_{1-z} O_z$ で表される金属化合物を含む第三の金属化合物層

$M^1$ 、 $M^2$ および $M^3$ は、いずれも金属元素を示し、Hf、Zr、La、Al、SiおよびYの群から選択される元素とする。

【0025】

x、y、zは、 $1 \geq y > x \geq 0$ 、 $1 \geq y > z \geq 0$ を満たす。x、y、zが、それぞれ以下の範囲内にあることが望ましい。

【0026】

$$0.7 \leq x \leq 0.95$$

$$0.9 \leq y \leq 1$$

$$0.7 \leq z \leq 0.95$$

こうすることにより、より一層、誘電率の向上、酸素や金属元素の拡散の抑制ならびに漏れ電流の低減を図ることができる。

【0027】

すなわち、(i)、(iii)は、(ii)に比べて窒素濃度の高い層となっており、シリコン基板102側から上方に向かうにつれ、窒素高濃度層、窒素低濃度層、窒素高濃度層がこの順で積層した構造となっている。たとえば窒素高濃度層は、後述するように、ALDにより酸化膜を成膜した後、アニール工程で膜中に窒素を導入して形成される。

【0028】

酸化膜中に窒素が導入されると、結晶温度が高くなり、膜質が向上する。すなわち、窒素高濃度層は、それ自体良好な膜質を示す。

【0029】

また窒素高濃度層は、金属酸化膜中の金属元素や酸素の拡散を遮断する役割を果たす。高誘電体ゲート絶縁膜106の層構造は、上部および下部に窒素高濃度層が設けられているため、こうした物質が高誘電体ゲート絶縁膜106の外部に

拡散することを効果的に抑制することができる。

#### 【0030】

また窒素高濃度層は、熱的および化学的に安定であり、シリコンやシリコン酸化膜と反応して合金を形成しにくい。一般に、高誘電率膜からなるゲート絶縁膜を設けた場合、シリコン基板との界面において、高誘電率膜とシリコンとの反応によりシリサイドやシリケートの薄膜が生成し、これが誘電率の低下、ひいては換算膜厚の増大をもたらす原因となる。本実施形態によれば、反応性に乏しい窒素高濃度層をシリコン基板102側に配置しているため、こうした問題を解決することができる。

#### 【0031】

さらに本実施形態における高誘電体ゲート絶縁膜106は、中央部に窒素低濃度層を有する。窒素低濃度層は窒素高濃度層よりもバリア障壁が高いため、漏れ電流低減に寄与する。

#### 【0032】

以上のように本実施形態における高誘電体ゲート絶縁膜106は、窒素高濃度層および窒素低濃度層の持つ特性をそれぞれいかすことにより、高誘電体ゲート絶縁膜106を構成する元素の拡散を抑制し、隣接するシリコン基板との反応を抑えるとともに、漏れ電流を低減する構造を実現している。

#### 【0033】

図2(b)は、図2(a)に示すトランジスタの構造に対して、シリコン基板102と高誘電体ゲート絶縁膜106との間に金属拡散防止膜105を設けた構造となっている。このような構造とすることにより、高誘電体ゲート絶縁膜106の膜質を向上させ、また、シリコン基板102と高誘電体ゲート絶縁膜106との反応により、両者の界面にシリサイドやシリケートの薄膜が生成することを、より一層確実に抑制することができる。金属拡散防止膜105としては、金属窒化膜を用いることができ、具体的には、窒化アルミニウム膜、酸窒化アルミニウム膜(A1ON)、シリコン窒化膜等が挙げられる。

#### 【0034】

図3は、図2(a)に示すトランジスタの製造工程を示す図である。まず図3



(a) に示すように、シリコン基板 102 中に公知の方法により STI (Shallow Trench Isolation) 構造の素子分離膜 104 を設ける。次いで基板全面に高誘電体ゲート絶縁膜 106 を形成する。高誘電体ゲート絶縁膜 106 は前述した層構造を有し、ALD 法により形成される。高誘電体ゲート絶縁膜 106 の成膜方法の詳細については後述する。

#### 【0035】

その後、高誘電体ゲート絶縁膜 106 上にゲート電極 108 を成膜し (図 3 (c))、ゲート電極 108 および高誘電体ゲート絶縁膜 106 を選択的に除去し、次いでこれらの側壁に、CVD 法によりサイドウォール 110 を形成する。以上によりゲート電極を形成する (図 3 (d))。つづいてゲート電極の両脇のシリコン基板 102 表面近傍に不純物を注入して不純物拡散層 112 を形成する (図 3 (e))。以上の工程により MIS 型トランジスタを作製することができる。

#### 【0036】

次に、上記工程における高誘電体ゲート絶縁膜 106 の成膜方法について説明する。ここでは、ALD 法を用いてシリコン基板上に AlON、AlO および AlON をこの順で積層する例について説明する。

#### 【0037】

成膜プロセスにおけるガスの供給および温度プロファイルは、図 4 のようにする。図 4 (a) は AlO を成膜する際のガスの導入および温度プロファイルのシーケンスを示す。図 4 (b) は、AlON を成膜する際のシーケンスである。本実施形態における高誘電体ゲート絶縁膜 106 の成膜にあたっては、これらのシーケンスを適宜組み合わせて成膜を行う。図 4 (a) では、はじめに原料ガスであるトリメチルアンモニウム (TMA) を導入し、アルミニウム原子層を形成する。つづいてパージガスを用いて反応チャンバ内をパージした後、反応性ガスとして H<sub>2</sub>O ガスを導入し、酸素原子層を形成する。アルミニウム原子層および酸素原子層の形成時の温度は、いずれも 150℃～450℃程度とする。次に不純物除去および膜の緻密化のための熱アニール処理を行う。アニール時の温度及び時間は、たとえば、600℃～1050℃、1秒～600秒とする。なお

、アニール時の昇温レートは $100^{\circ}\text{C}/\text{sec}$ 以上とする。

#### 【0038】

図4 (b) では、図4 (a) と同様にしてアルミニウム原子層および酸素原子層を形成した後、アニール時にアンモニアを流し、AlO中に窒素を導入する。アニール時の温度及び時間は、図4 (a) と同様、たとえば、 $600^{\circ}\text{C}\sim 1050^{\circ}\text{C}$ 、1秒 $\sim 600$ 秒とする。なお、アニール時の昇温レートは $100^{\circ}\text{C}/\text{sec}$ 以上とする。

#### 【0039】

以上述べたシーケンスを、図4 (b)、図4 (a)、図4 (b) の順に実行することにより、AlON、AlO、AlONがこの順で積層した金属化合物薄膜を形成することができる。

#### 【0040】

上記方法によれば、アニール条件の調整等により窒素の導入量を高度に制御することができる。また、高誘電体ゲート絶縁膜中に所望の窒素濃度分布を安定的に形成することができる。

#### 【0041】

図5は、図3 (b) の工程中、AlOの成膜工程 (図5 (a) に対応) の過程を模式的に示した図である。図5 (a) は、基板上に金属原子層、酸素原子層をそれぞれ堆積した状態を示す。これらの層中には不純物が含まれている。次いで熱アニールを行うと、図5 (b) のように膜中から不純物が除去されるとともに膜が緻密化される。図5 (c) および図5 (d) は、上記した手順を繰り返した段階の層構造を示す。熱アニールにより、図5 (d) に示すような、不純物が少ない。また、アニール工程で、アンモニアガス等の窒素含有化合物ガスを流せば、層中に窒素を導入することができる。

#### 【0042】

以上述べた高誘電体ゲート絶縁膜106の成膜プロセスを実現するには、成膜室から基板を取り出すことなく迅速にウエハ温度を上昇させアニールを行うとともに、次の成膜ステップに支障のないようにウエハ温度を急激に低下させることが重要となる。こうしたことは、従来の成膜装置では実現することが困難であつ

た。そこで本発明者らは、成膜とアニールの両方を行うことのできる新規な装置を開発し、上記プロセスを実現可能とした。以下、この新規な成膜装置の概要について説明する。

#### 【0043】

図6は、上記プロセスを実現する成膜装置の一例である。図示した成膜装置200では、Siウエハ206がヒーター208上に載置されている。ヒーター208は、支持部214によって支持されている。装置内にはアニールガス、反応性ガス(H<sub>2</sub>O)、high-k原料となるガスおよびパージガスの導入口が設けられている。装置の右側面には成膜室内のガスを排気する排気口が設けられている。

#### 【0044】

ランプ加熱源202は、石英窓204の上部に設けられている。Siウエハ206は、ヒーター208により成膜時の所定の温度に維持されるとともに、ランプ加熱源202により、急速に加熱される。すなわち、ヒーター208は成膜温度に維持するための熱源であり、ランプ加熱源202は、アニール温度に到達させるための熱源である。

#### 【0045】

この装置によれば、パージガスの流量に対する成膜室容積の比を小さくしているため、成膜室内が大流量の冷却用パージガスにより短時間で置換される。これにより、急激な温度低下が可能となる。また、ランプ加熱源が成膜装置200に取り付けられているため、ランプアニールによる急速な温度上昇が可能となる。

#### 【0046】

図7は、他の装置の例である。この装置では、Siウエハ206が移動機構212上に載置され、その位置を高さ方向に動かすことができるようになっている。急速加熱をする場合はSiウエハ206を上部に移動させ、ランプ加熱源202に近づける。一方、急速冷却を行う場合は、逆にSiウエハ206を下部に移動させ、ランプ加熱源202から遠ざけるとともに大量のパージガスにより室内を冷却する。ヒーター208、支持部214およびガス供給路の構造は、図2に示したものと同様である。

## 【0047】

図7記載の装置は、ランプ加熱源202とSiウエハ206との距離を調整可能に構成されているので、より一層、急速加熱、急速冷却に適した構造となっている。

## 【0048】

## 第二の実施の形態

本実施形態は、図2(a)に示すトランジスタにおいて、高誘電体ゲート絶縁膜106を、AlON、HfO<sub>2</sub>およびAlNがこの順で積層した構造としている。成膜は、図7記載の装置を用いる。Alの原料ガスはトリメチルアンモニウムを用いる。Hfの原料ガスとしては、塩化ハフニウム(HfCl<sub>4</sub>)、Hf(NO<sub>3</sub>)<sub>4</sub>等の原料ガスを用いることができるが、本実施形態では、塩化ハフニウム(HfCl<sub>4</sub>)を用いる。

## 【0049】

図8は、上記構造の高誘電体ゲート絶縁膜106を成膜する際のガスの導入および温度プロファイルのシーケンスを示す。はじめに原料ガスであるトリメチルアンモニウム(TMA)を導入し、アルミニウム原子層を形成する。つづいてパージガスを用いて反応チャンバ内をパージした後、反応性ガスとしてH<sub>2</sub>Oガスを導入し、酸素原子層を形成する。アルミニウム原子層および酸素原子層の形成時の温度は、いずれも150℃～450℃程度とする。次にアンモニアを流しながら熱アニール処理を行う。アニール時の温度及び時間は、たとえば、600℃～1050℃、1秒～600秒とする。なお、アニール時の昇温レートは100℃/sec以上とする。以上により、AlONを成膜する。

## 【0050】

次に、塩化ハフニウム(HfCl<sub>4</sub>)、H<sub>2</sub>Oの順にガスを導入するステップを繰り返し、HfO<sub>2</sub>を成膜する。

## 【0051】

その後、TMA、NH<sub>3</sub>の順にガスを導入するステップを繰り返し、AlNを成膜する。

## 【0052】

以上により、AlON、HfO<sub>2</sub>およびAlNがこの順で積層した、窒素組成の異なる複数の含窒素金属化合物層を含む積層構造が形成される。この方法によれば、アニール条件の調整等により、AlON中の窒素の導入量を高度に制御することができる。

#### 【0053】

本実施形態では、2種類の異なる金属を用いて高誘電体ゲート絶縁膜106を構成している。また、高誘電体ゲート絶縁膜106中の窒素濃度を、基板側から高、低、高という分布にしている。このため、高誘電体ゲート絶縁膜106を構成する元素の拡散を抑制し隣接するシリコン基板との反応を抑えるとともに、漏れ電流を効果的に低減することができる。

#### 【0054】

##### 第三の実施の形態

本実施形態は、図2(a)に示すトランジスタにおいて、高誘電体ゲート絶縁膜106を、AlON、HfAlONおよびAlNがこの順で積層した構造としている。成膜は、図7記載の装置を用いる。Alの原料ガスはトリメチルアンモニウムを用いる。Hfの原料ガスとしては、塩化ハフニウム(HfCl<sub>4</sub>)、Hf(NO<sub>3</sub>)<sub>4</sub>等の原料ガスを用いることができるが、本実施形態では、塩化ハフニウム(HfCl<sub>4</sub>)を用いる。

#### 【0055】

図9は、上記構造の高誘電体ゲート絶縁膜106を成膜する際のガスの導入および温度プロファイルのシーケンスを示す。はじめに原料ガスであるトリメチルアンモニウム(TMA)を導入し、アルミニウム原子層を形成する。つづいてパージガスを用いて反応チャンバ内をパージした後、反応性ガス(ここでは酸化性ガス)としてH<sub>2</sub>Oガスを導入し、酸素原子層を形成する。アルミニウム原子層および酸素原子層の形成時の温度は、いずれも150℃~450℃程度とする。次にアンモニアを流しながら熱アニール処理を行う。アニール時の温度及び時間は、たとえば、600℃~1050℃、1秒~600秒とする。なお、アニール時の昇温レートは100℃/sec以上とする。以上により、AlONを成膜する。

## 【0056】

次に、 $\text{HfCl}_4$ 、 $\text{H}_2\text{O}$ 、TMA、 $\text{H}_2\text{O}$ 、 $\text{HfCl}_4$ 、 $\text{H}_2\text{O}$ の順にガスを導入するステップを繰り返し、 $\text{HfAlO}$ を成膜する。続いてアンモニアを流しながら熱アニール処理を行うことにより、 $\text{HfAlO}$ 中に窒素を導入して $\text{HfAlON}$ を形成する。アニール時の温度及び時間は、たとえば、 $600^\circ\text{C} \sim 1050^\circ\text{C}$ 、1秒 $\sim 600$ 秒とし、アニール時の昇温レートは $100^\circ\text{C}/\text{sec}$ 以上とする。

## 【0057】

その後、TMA、 $\text{NH}_3$ の順にガスを導入するステップを繰り返し、 $\text{AlN}$ を成膜する。

## 【0058】

以上により、 $\text{AlON}$ 、 $\text{HfAlON}$ および $\text{AlN}$ がこの順で積層した構造が形成される。この方法によれば、アニール条件の調整等により、 $\text{HfAlON}$ 中の窒素の導入量を高度に制御することができる。

## 【0059】

本実施形態では、2種類の異なる金属を用いて高誘電体ゲート絶縁膜106を構成している。また、高誘電体ゲート絶縁膜106中の窒素濃度を、基板側から高、低、高という分布にしている。このため、高誘電体ゲート絶縁膜106を構成する元素の拡散を抑制し隣接するシリコン基板との反応を抑えるとともに、漏れ電流を効果的に低減することができる。

## 【0060】

## 第四の実施の形態

本実施形態では、図2(a)に示すトランジスタにおいて、高誘電体ゲート絶縁膜106を図10に示す積層構造とする。図10(a)は $\text{HfAlO}$ 、 $\text{HfAlON}$ および $\text{HfAlO}$ がこの順で積層した構造を有する。図10(b)は $\text{HfAlO}$ 、 $\text{HfAlON}$ が交互に積層した構造を有する。 $\text{HfAlO}$ および $\text{HfAlON}$ は、前述の成膜方法により形成することができる。

## 【0061】

図10に示す構造のゲート絶縁膜を用いることにより、漏れ電流を効果的に低

減するとともに、フラットバンド電圧 ( $V_{fb}$ ) を好適に制御することが可能となる。

#### 【0062】

以上本発明の実施の形態について説明した。これらは例示であり様々な変形例が可能であること、またそうした変形例も本発明の範囲にあることは当業者には理解されるところである。

#### 【0063】

たとえば、上記実施の形態では、アルミニウムやハフニウムを含む高誘電体ゲート絶縁膜について説明したが、これに限定されず、 $Zr$ 、 $La$ 、 $Si$ 、 $Y$ 等を含む種々の金属化合物層を適用することができる。

#### 【0064】

具体的には、 $ZrO_2$ 、 $HfO_2$ 、 $(Zr, Hf)O_2$ 、 $Al_2O_3$ 、 $Y_2O_3$ 、 $LaO_x$ 等の金属酸化物、上記金属酸化物に窒素が導入された金属酸窒化物、等が例示される。また、これらの金属化合物に対し、適宜、珪素等が導入されていてよい。

#### 【0065】

##### 【実施例】

図2 (a) に示す構造のMIS型トランジスタを作製した。図2 (b) 中の高誘電体ゲート絶縁膜106は、ALD法を用いて形成した、窒素濃度の異なる複数の $AlON$ が積層した金属化合物薄膜からなる。この薄膜の成膜にあたっては、図7に示す構造の成膜装置を用いた。この装置は、ランプアニールによる急速加熱が可能であり、また、急速排気による成膜室内の急速降温が可能である。

#### 【0066】

トランジスタの形成プロセスは、図3を参照して実施の形態で述べた方法にしたがった。高誘電体ゲート絶縁膜106成膜プロセスにおけるガスの供給および温度プロファイルは、概略、図4 (b) に示したとおりである。はじめに原料ガスであるトリメチルアンモニウム (TMA) を導入し、アルミニウム原子層を形成する (ステップA)。成膜室内をパージした後、酸化剤として $H_2O$ ガスを導

入し、酸素原子層を形成する（ステップB）。アルミニウムおよび酸素の成膜時の温度は、いずれも150℃～450℃程度とする。次に不純物除去および膜の緻密化のための熱アニール処理を行う。アニール時の温度及び時間は、たとえば、600℃～1050℃、1秒～600秒とする。なお、アニール時の昇温レートは100℃/sec以上とする（ステップC）。

#### 【0067】

以上のステップA～Cを繰り返し行い、その後、所定の層厚に至った段階で、窒素導入処理を行う。すなわち、図4（b）に示すように、アニール処理時に $\text{NH}_3$ を供給する。これにより、窒素が層中に導入、拡散される。このときのアニール条件は、上記したものと同様である。

#### 【0068】

以上のようにして、窒素濃度の異なる複数の $\text{AlON}$ を含む多層構造の高誘電体ゲート絶縁膜を形成し、その後、すでに述べた手順によりトランジスタを形成した。

#### 【0069】

上記と同様にして得られた膜について、SIMS（二次イオン質量分析法）により深さ方向の窒素濃度分布を測定した。結果を図11に示す。図中左側がゲート絶縁膜上面側、右側がシリコン基板側である。基板上に、組成の異なる $\text{AlON}$ が、窒素濃度高、窒素濃度低、窒素濃度高の順で積層した膜が形成されていることが確認された。ゲート絶縁膜中の窒素高濃度領域における窒素濃度最大値 $M_1$ は $2 \times 10^{21} \text{ atom/cm}^3$ 以上であった。窒素低濃度領域における窒素濃度最小値 $M_2$ は $2 \times 10^{20} \text{ atom/cm}^3$ 以下であった。すなわち、 $M_1$ および $M_2$ は、 $M_1/M_2 \geq 10$ であった。

#### 【0070】

本実施例で得られたトランジスタについて $\text{SiO}_2$ 換算膜厚を測定した。シリコン基板を接地し、金上部電極に-2～2V変化させた場合のC-V特性より $\text{SiO}_2$ 換算膜厚を算出した。その結果、 $\text{SiO}_2$ 換算膜厚は1.4～2.0nmであった。また、このMOSFETに対して、シリコン基板を接地し、金電極に-1Vの電圧を印加した際のリーク電流値を測定したところ、 $10^{-2} \text{ A/cm}$



$2 \sim 10^{-6} \text{ A/cm}^2$  の良好なリーク電流特性を示した。

#### 【0071】

##### 【発明の効果】

以上説明したように本発明によれば、高い誘電率を有し、不純物や金属の拡散の起こりにくい信頼性の高いゲート絶縁膜を備えたトランジスタを実現できる。

#### 【0072】

また、本発明によれば、こうしたトランジスタ等に好適に用いることのできる金属化合物薄膜を安定的に製造することができる。

##### 【図面の簡単な説明】

#### 【図1】

ALD法により高誘電体ゲート絶縁膜を形成したときの層構造の模式図である。

#### 【図2】

実施の形態で示したMIS型トランジスタの構造を示す図である。

#### 【図3】

図2 (a) に示すトランジスタの製造工程を示す図である。

#### 【図4】

高誘電体ゲート絶縁膜の成膜プロセスにおけるガスの供給および温度プロファイルの一例を示す図である。

#### 【図5】

図3 (b) におけるAlOの成膜工程の過程を模式的に示した図である。

#### 【図6】

高誘電体絶縁膜を形成するための成膜装置の概略構造を示す図である。

#### 【図7】

高誘電体絶縁膜を形成するための成膜装置の概略構造を示す図である。

#### 【図8】

高誘電体ゲート絶縁膜の成膜プロセスにおけるガスの供給および温度プロファイルの一例を示す図である。

#### 【図9】

高誘電体ゲート絶縁膜の成膜プロセスにおけるガスの供給および温度プロファイルの一例を示す図である。

【図 10】

高誘電体ゲート絶縁膜の構造の一例を示す図である。

【図 11】

実施例で作製した AlO および AlON からなる積層膜の窒素濃度プロファイルを測定した結果を示す図である。

【符号の説明】

- 102 シリコン基板
- 104 素子分離膜
- 105 金属拡散防止膜
- 106 高誘電体ゲート絶縁膜
- 108 ゲート電極
- 110 サイドウォール
- 112 不純物拡散層
- 200 成膜装置
- 202 ランプ加熱源
- 204 石英窓
- 206 Siウエハ
- 208 ヒーター
- 212 移動機構
- 214 支持部

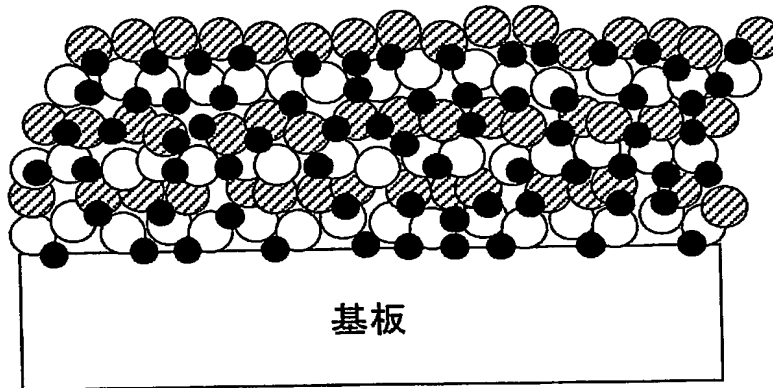
【書類名】

図面

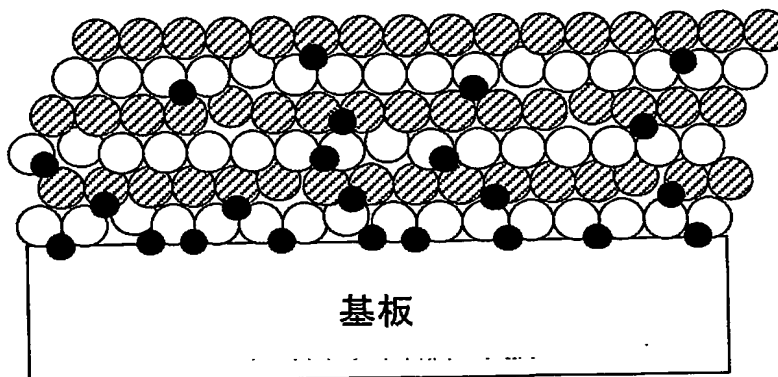
【図 1】

○ 金属原子    ⊗ 酸素原子    ● 不純物

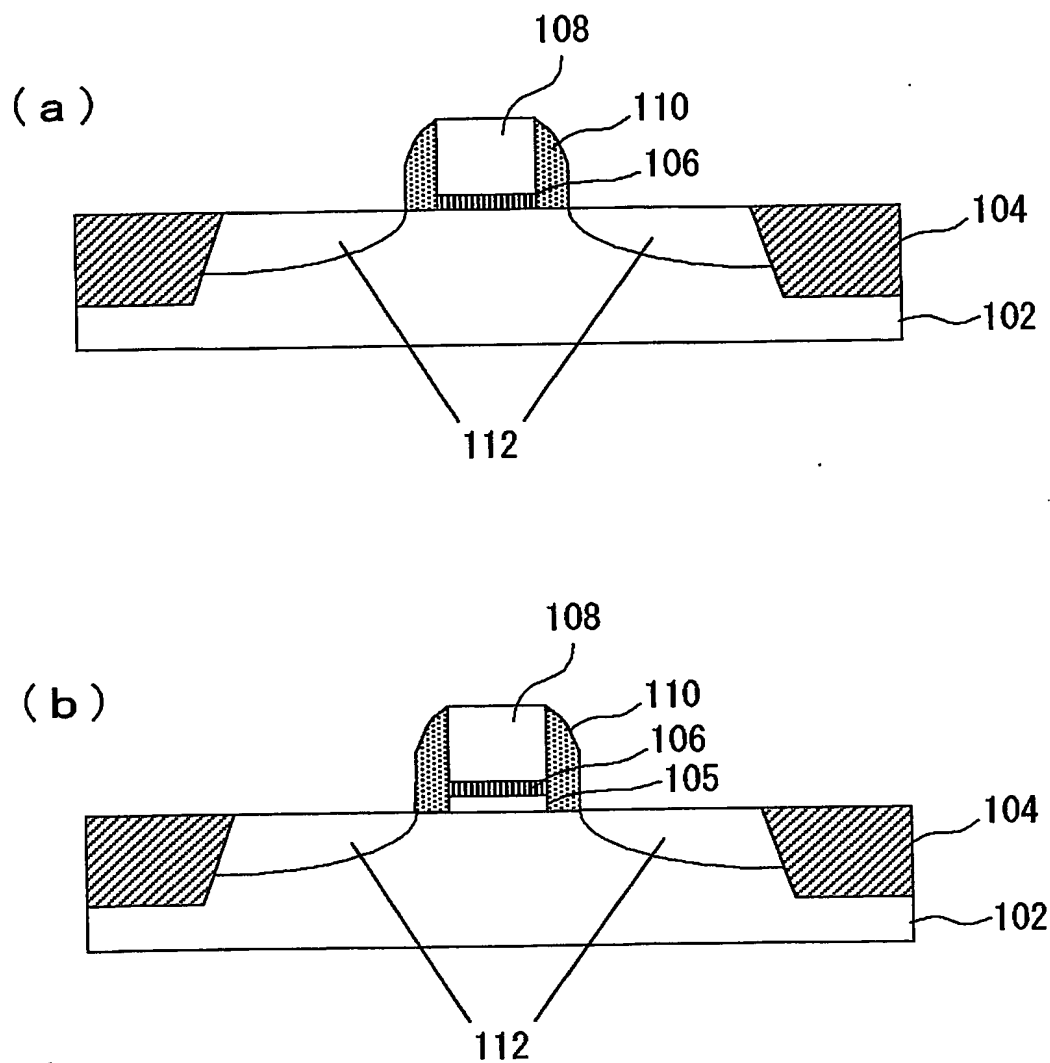
(a)



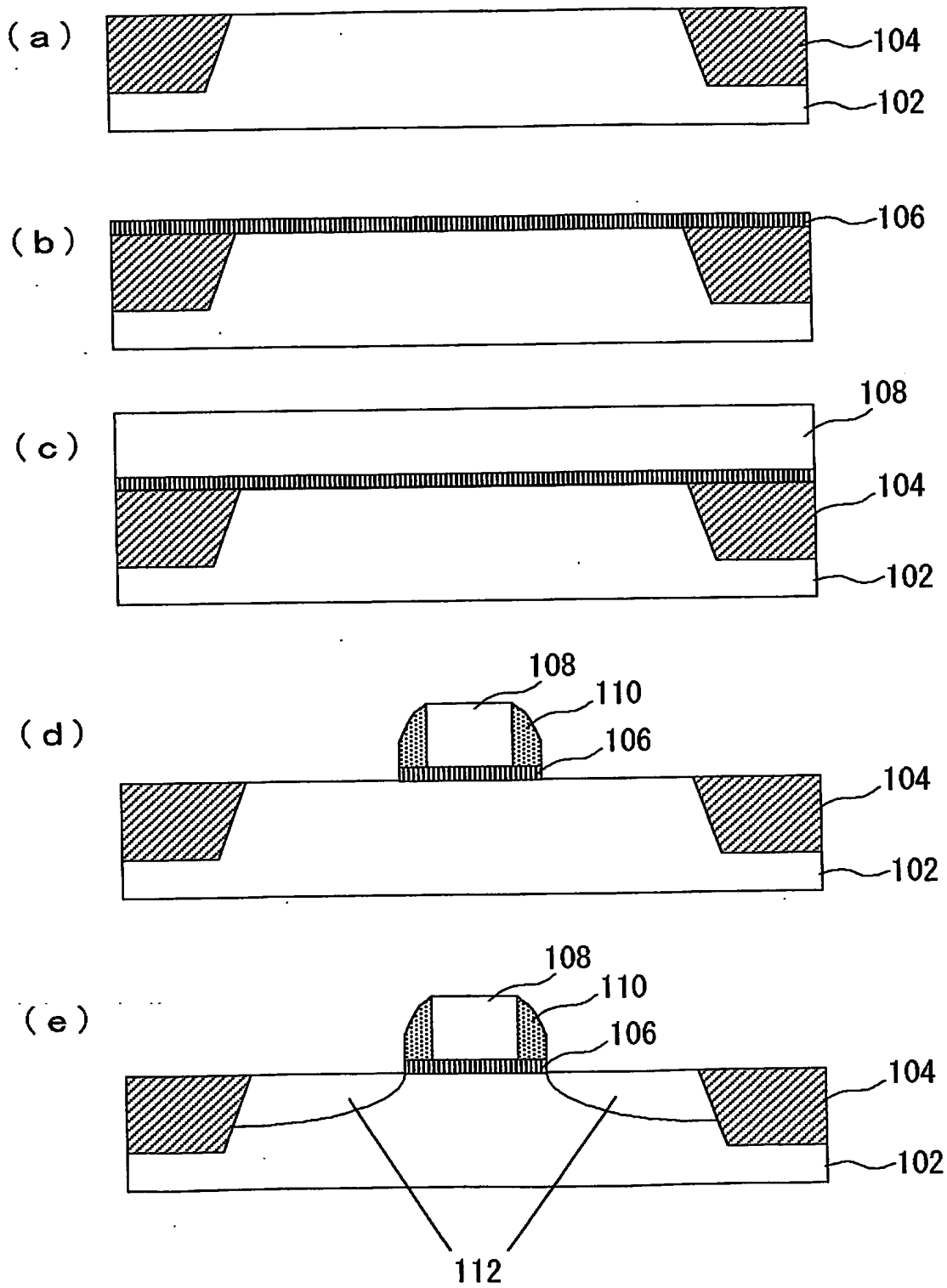
(b)



【図 2】

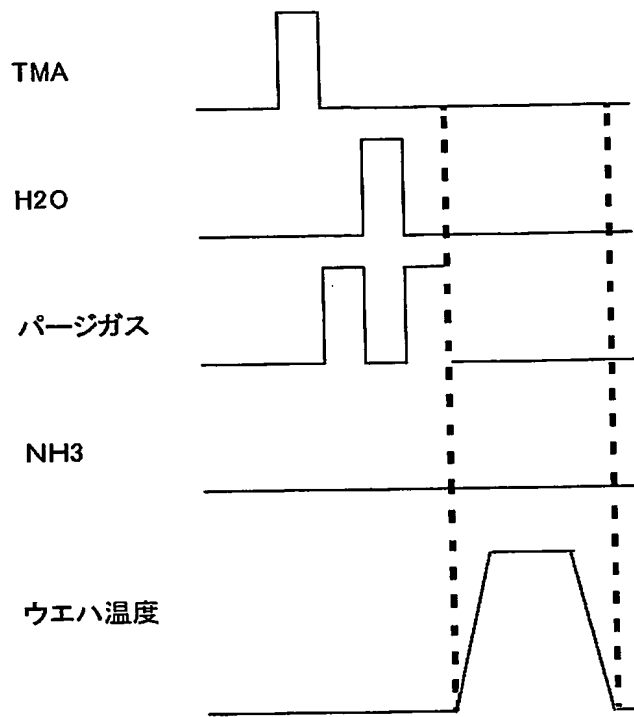


【図 3】



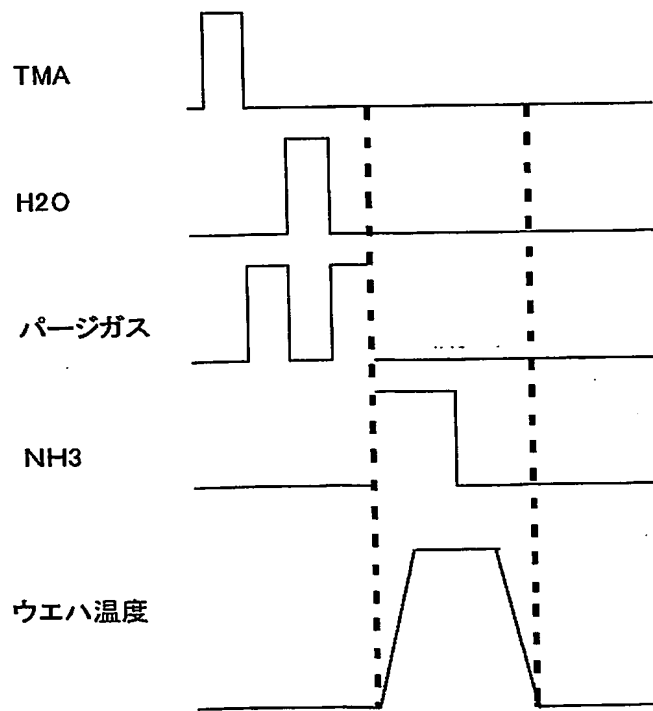
【図 4】

(a)



AIO成膜プロセス

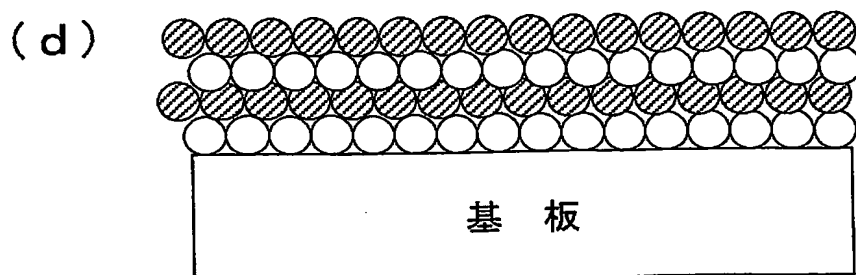
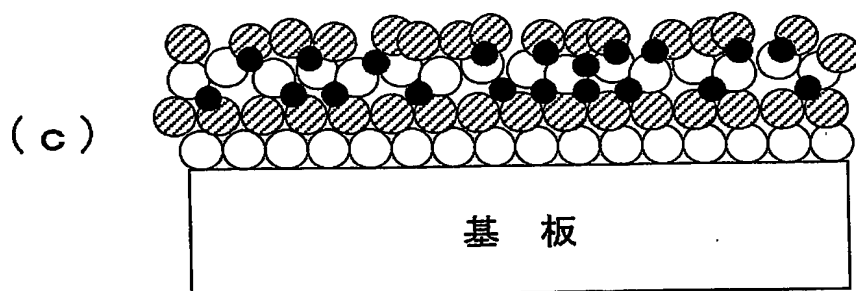
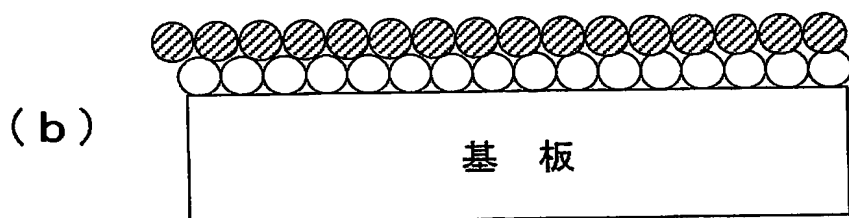
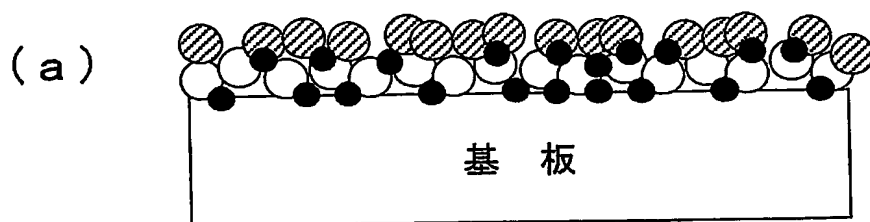
(b)



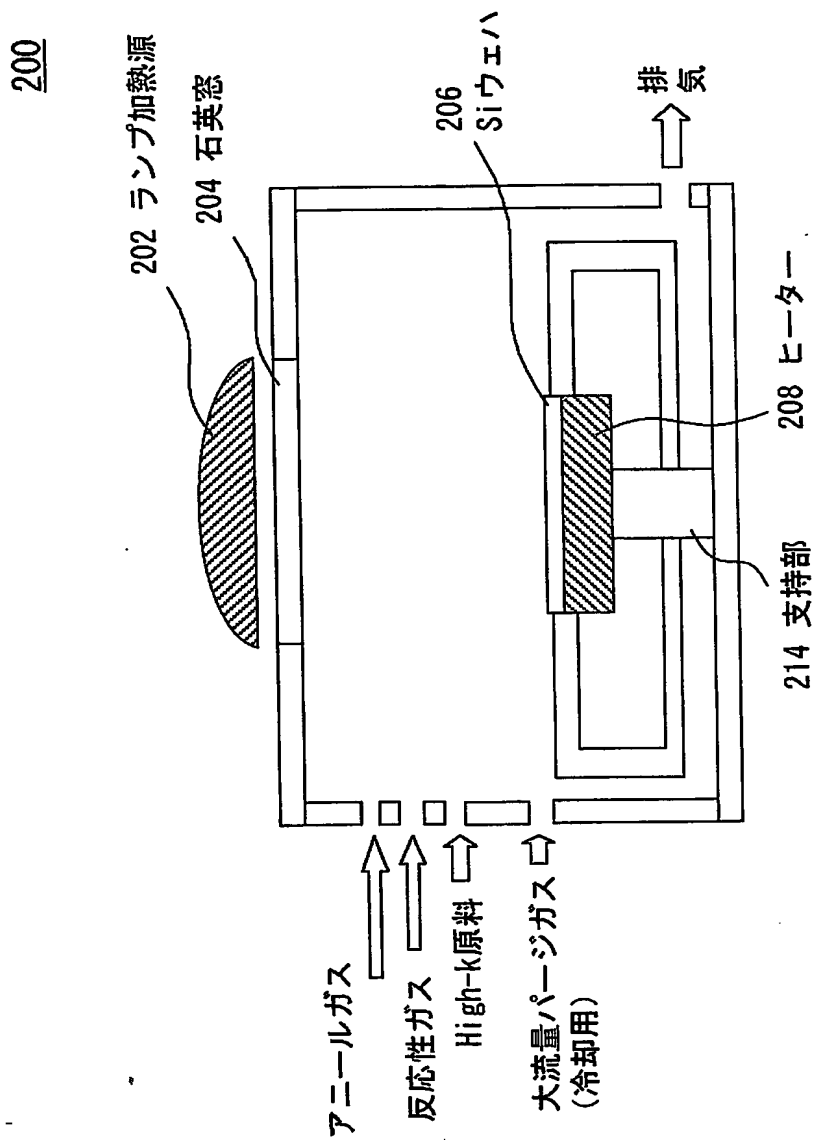
AlON成膜プロセス

【図 5】

○ 金属原子    ⊗ 酸素原子    ● 不純物

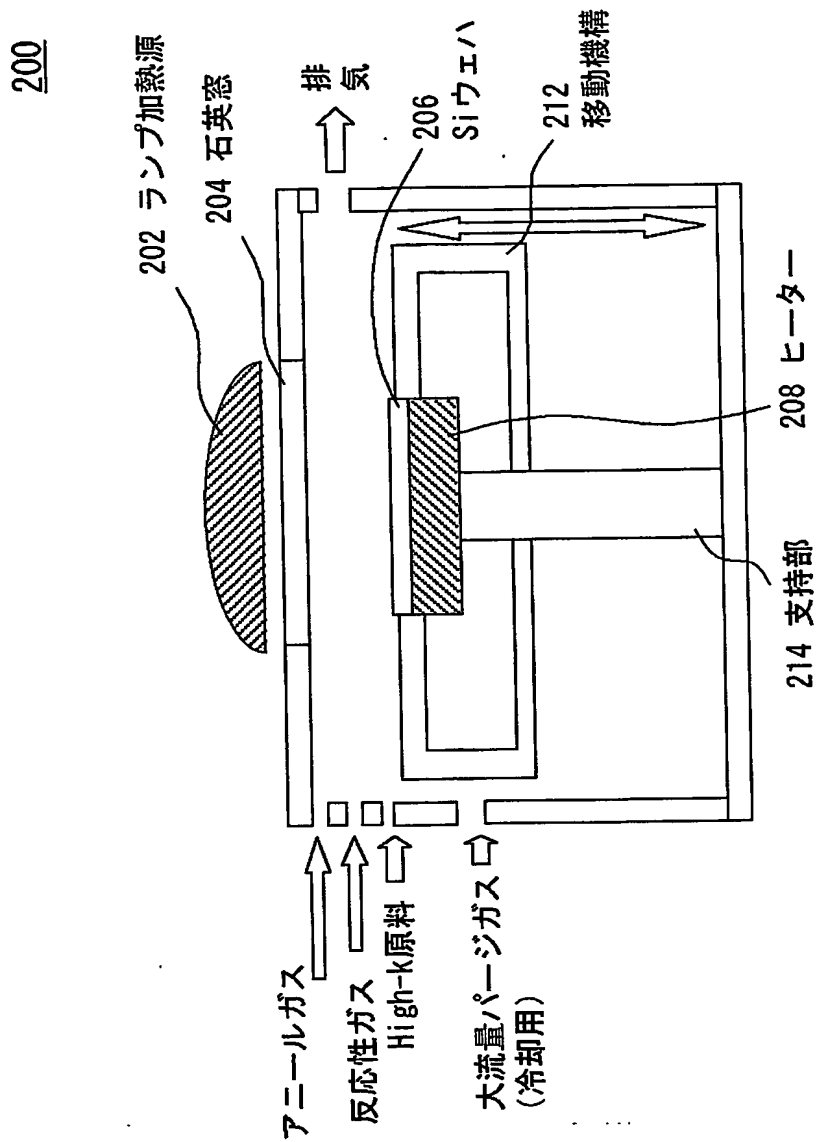


【図 6】

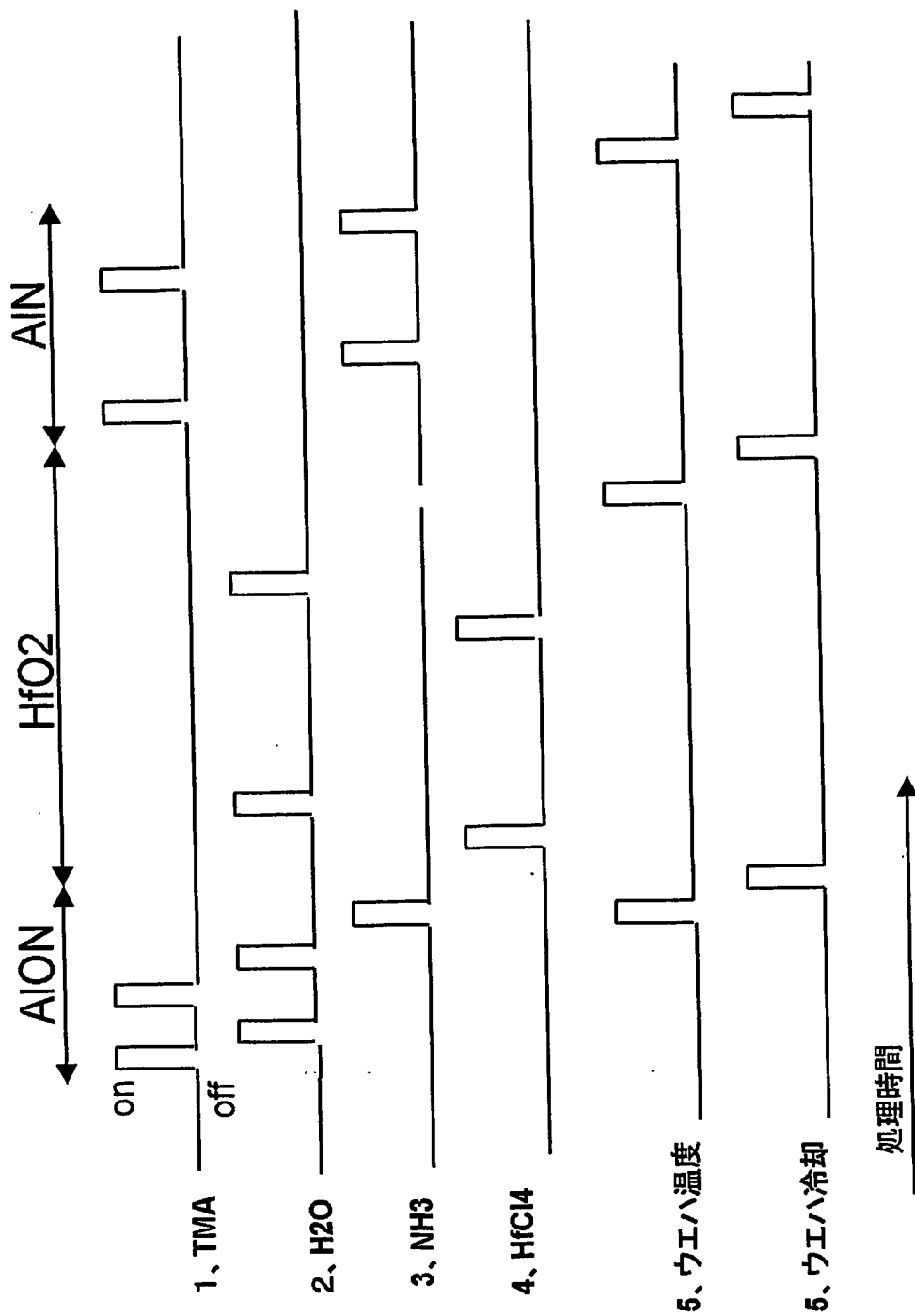




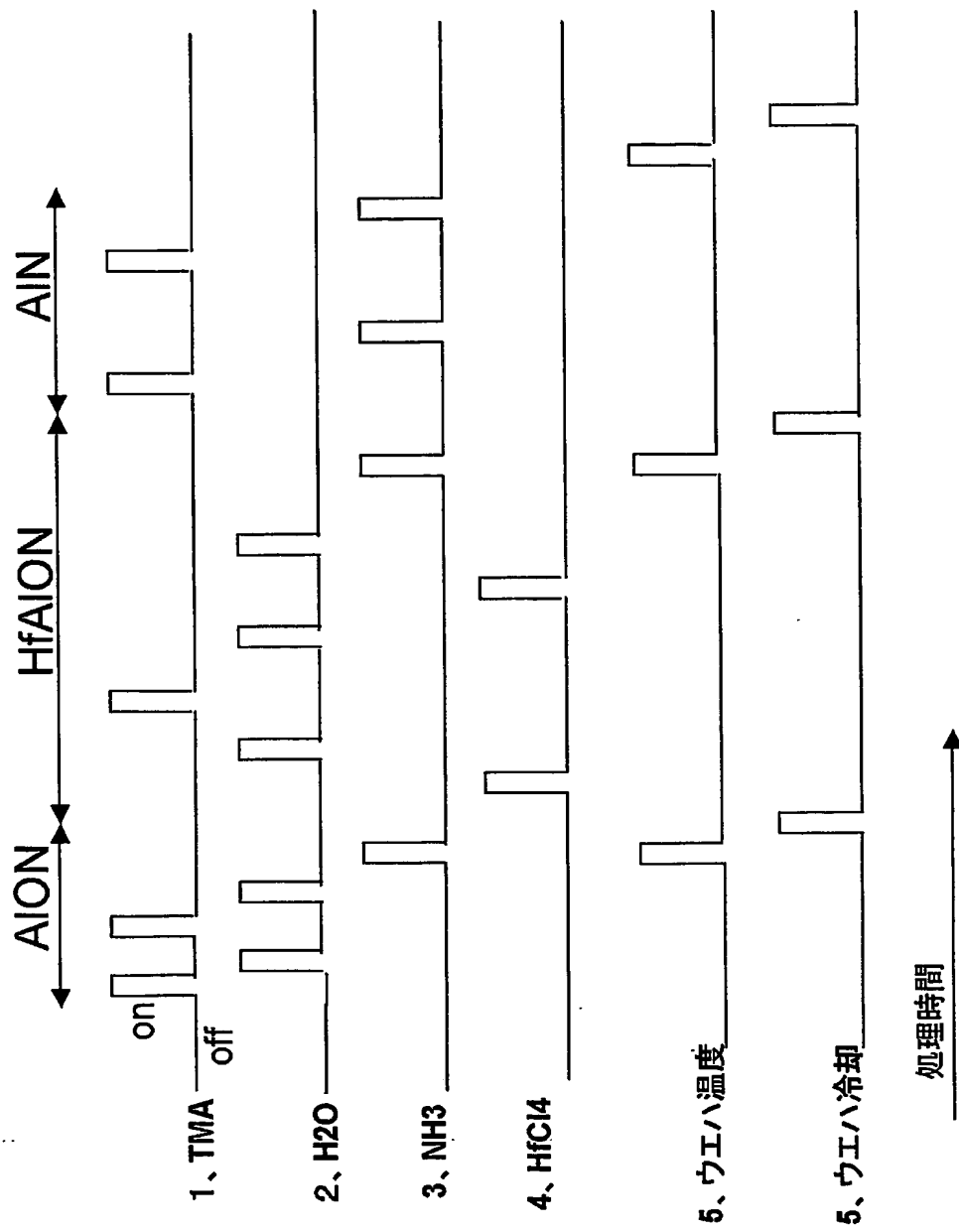
【図 7】



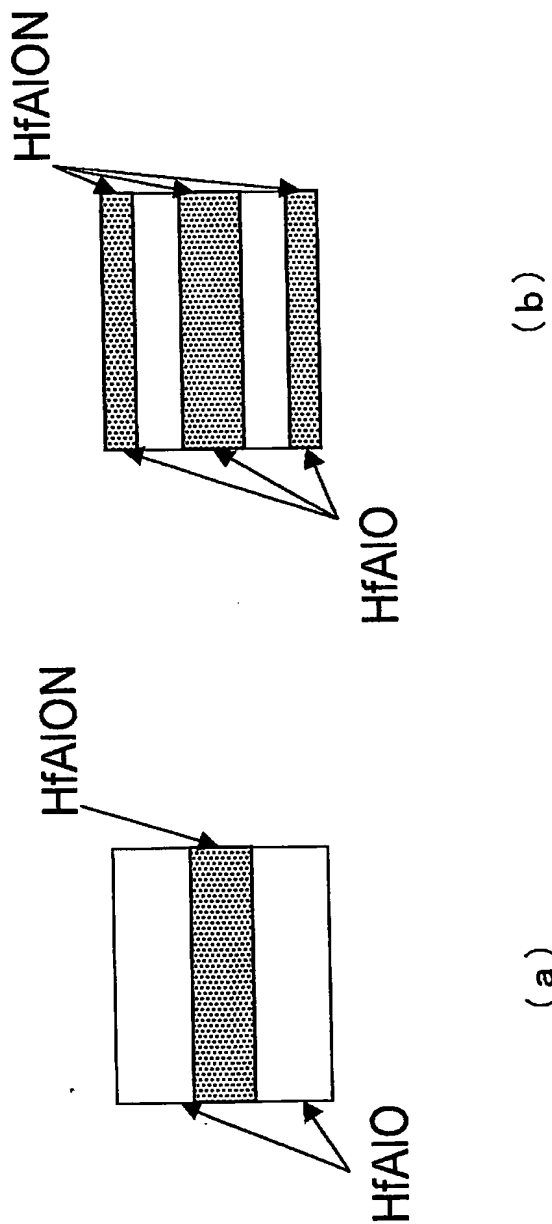
【図 8】



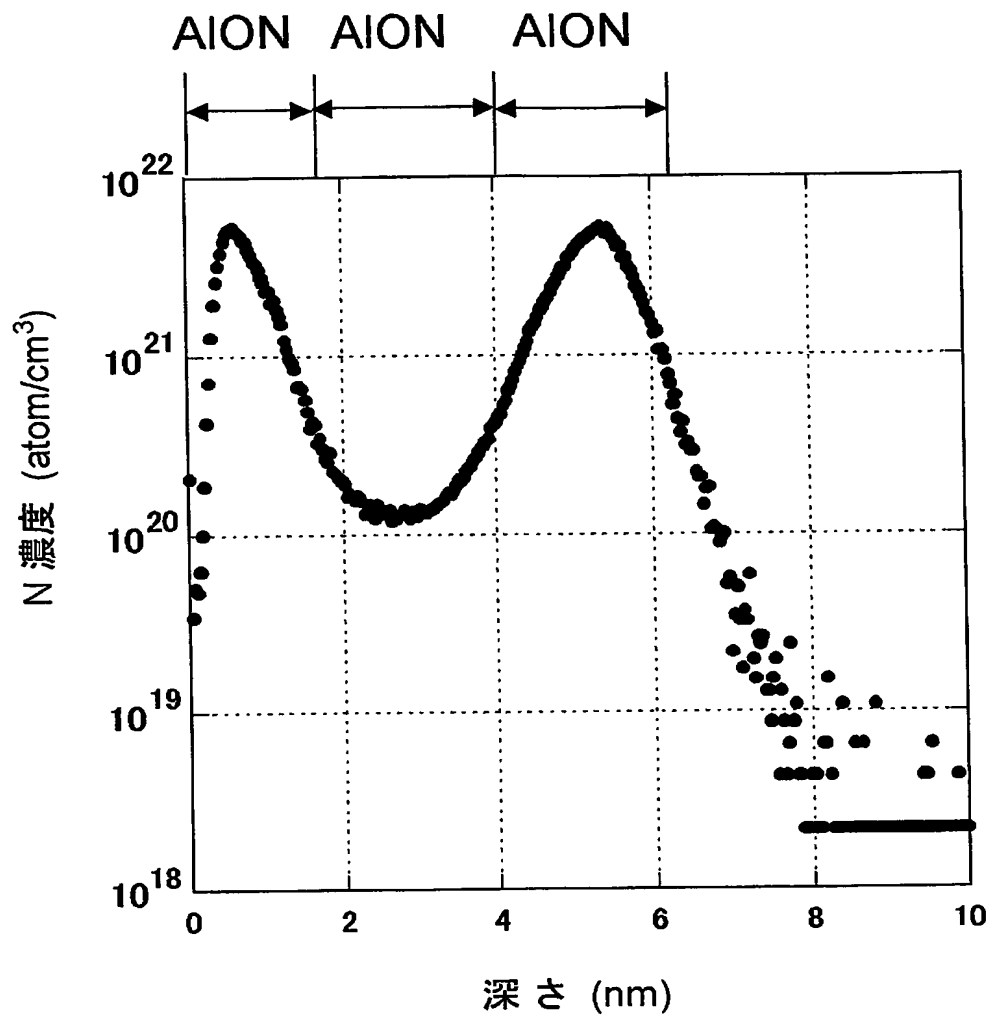
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 高誘電体ゲート絶縁膜を備えるトランジスタにおいて、ゲート絶縁膜中における酸素や金属元素の拡散を抑制し、素子の信頼性を向上させる。

【解決手段】 高誘電体ゲート絶縁膜 106 を、シリコン基板 102 側から、窒素高濃度層、窒素低濃度層および窒素高濃度層がこの順で積層した構造とする。

【選択図】 図 2

【書類名】 出願人名義変更届（一般承継）  
【提出日】 平成16年 3月 9日  
【あて先】 特許庁長官殿  
【事件の表示】  
【出願番号】 特願2003- 83687  
【承継人】  
【識別番号】 503121103  
【氏名又は名称】 株式会社ルネサステクノロジ  
【承継人代理人】  
【識別番号】 100080001  
【弁理士】  
【氏名又は名称】 筒井 大和  
【提出物件の目録】  
【包括委任状番号】 0308729  
【物件名】 承継人であることを証明する登記簿謄本 1  
【援用の表示】 平成15年4月11日付け提出の特許第3154542号の会社  
分割による特許権移転登録申請書を援用する。  
【物件名】 権利の承継を証明する承継証明書 1  
【援用の表示】 同日付提出の特願2003-79290の出願人名義変更届（一  
般承継）に添付のものを援用する。

特願 2 0 0 3 - 0 8 3 6 8 7

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 1 6 0 2 4 ]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

京都府京都市右京区西院溝崎町 2 1 番地

氏 名

ローム株式会社



特願 2 0 0 3 - 0 8 3 6 8 7

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 1 0 8 ]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 3 - 0 8 3 6 8 7

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 1 5 5 0 2 3 ]

1. 変更年月日

1 9 9 0 年 9 月 3 日

[変更理由]

新規登録

住 所

京都府京都市南区吉祥院宮の東町 2 番地

氏 名

株式会社堀場製作所

特願 2003-083687

出願人履歴情報

識別番号

[301021533]

1. 変更年月日  
[変更理由]  
住所  
氏名

2001年 4月 2日  
新規登録  
東京都千代田区霞が関1-3-1  
独立行政法人産業技術総合研究所

特願 2 0 0 3 - 0 8 3 6 8 7

出 願 人 履 歴 情 報

識別番号

[ 5 0 3 1 2 1 1 0 3 ]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ